

Voce del Dizionario biografico degli italiani

Nacque a Roma il 17 nov. 1925 da Vincenzo, poeta, e Giulia Becciani. Conseguita la licenza liceale nel 1943, si iscrisse a ingegneria. Nello stesso anno, richiamato alle armi, decise di abbandonare Roma e di unirsi alla lotta partigiana. Ferito e catturato in combattimento nel maggio 1944, riuscì a fuggire; fu in seguito ufficiale di collegamento con l'esercito alleato. Alla fine della guerra rientrò a Roma con gravi problemi di salute, che lo avrebbero segnato per tutta la vita e che richiesero alcuni anni di soggiorno in un sanatorio svizzero.

Tornato a Roma, si laureò in ingegneria elettrotecnica nel 1954. Nello stesso anno iniziò a lavorare presso la direzione tecnica della società FATME di Roma. Nel 1955 fu chiamato a un importante incarico presso la Telettra a Milano; entrato però nello stesso anno in contatto col Centro studi calcolatrici elettroniche (CSCE) dell'Università di Pisa, ne entrò a far parte nel dicembre dello stesso anno.

Divenne poco dopo uno dei cinque ricercatori del gruppo che ebbe la responsabilità di progettare e costruire il «calcolatore pilota», primo calcolatore realizzato in Italia, completato nel 1957, e, successivamente, la «calcolatrice elettronica pisana» (CEP), inaugurata nel 1961 (*Criteri elettronici di progettazione della calcolatrice del CSCE*, I, in «Il Nuovo Cimento», XII [1959], pt. I, pp. 123-125, in coll. con G. Cecchini - S. Sibani; II, pp. 126-129, in coll. con G. Cecchini; *Memorie ed entrata-uscita della «macchina definitiva» del CSCE*, ibid., pp. 116-122, in coll. con A. Caracciolo - G. Cecchini M. Falleni - W. Sabbadini; *La calcolatrice CEP del CSCE*, in «Alta Frequenza», XXX [1961], pp. 873-876, in coll. con D. Braitto - A. Caracciolo - G. Cecchini - F. Denoth - M. Falleni L. Guerri - L. Pistelli - W. Sabbadini; *Un circuito di controlli delle unità perforanti e scriventi della CEP*, in «Atti del CSCE», n. 32, in coll. con G. Granucci; *Un circuito di uscita su banda perforata per apparecchiature di tipo Frankenstein*, in «Il Nuovo Cimento», XXIII [1962], Suppl., pp. 191-199, in coll. con G. Granucci - L. Pistelli; *La codificazione dei programmi CEP con un convertitore di banda da 5 a 7 canali*, Pisa 1963, in coll. con G. Granucci - L. Pistelli; *Elementi standard dei circuiti di commutazione del calcolatore CEP*, in «Automazione e strumentazione», XIII [1964], pp. 11-16).

Il lavoro che condusse per la CEP fu definito “the most advanced computer development work observed in Europe” (I.L. AUERBACH, *European electronic data processing. A report on the industry and the state-of-the-art*, in *Proceedings of the Institution of radio engineers*, gennaio 1961, p. 338).

Nel 1956, quando già il G. aveva la responsabilità della sezione di ingegneria del CSCE, fu per un periodo al Department of electrical engineering dell'Università di Manchester. Dalla proficua collaborazione con T. Kilbur scaturì l'intuizione da parte del G. sulla migliore struttura hardware (detta in seguito “selettore segnali”) per l'unità di controllo della CEP descritta poi in lavori contenenti in nuce alcuni concetti oggi di uso comune nella tecnologia dei calcolatori (*Un sistema di controllo ad alta velocità per le calcolatrici elettroniche digitali*, in «Automazione e strumentazione», X [1961], pp. 533-538; *La temporizzazione, la minimizzazione dei tempi ed il controllo della CEP*, Pisa 1963, in coll. con G. Cecchini).

Dei primi anni di attività scientifica del G. è da sottolineare l'intuizione (1956) circa l'utilità di ricorrere a componenti a semiconduttore al posto delle valvole per i circuiti logici dei calcolatori. In base a tale tecnica fu realizzato il sistema di alimentazione della CEP e fu poi avviato il progetto di una struttura modulare interamente a semiconduttori, struttura che rappresentò poi la base costruttiva delle apparecchiature realizzate al CSCE dal 1961 al 1966 (*Studio di un oscillatore bloccato a transistori per impulsi stabilizzati in durata*, in «Alta Frequenza», XXXI [1962], pp. 158-163; *Un addizionatore a parallelo ad alta velocità*, in «Automazione e strumentazione», IX [1960], pp. 432-434; *Il progetto di circuiti logici con una struttura modulare a diodi e transistori*, in «Alta Frequenza», XXXI [1962], pp. 343-355, tutti in coll. con M. Canese; *Il progetto di circuiti logici con una Struttura modulare a diodi e transistori [lettera]*, ibid., XXXII [1963], pp. 216 s.; *Una struttura modulare di tipo sequenziale per la realizzazione di circuiti logici*, ibid., XXXVI [1967], pp. 552-563, in coll. con F. Denoth - P. Maestrini). Nel corso di queste ricerche, il G. volse la sua attenzione anche a strutture logiche impieganti diodi a effetto tunnel (*Tecniche veloci di commutazione e organizzazione logica*, in EURATOM, 2II2-i, Bruxelles 1964, in coll. con F. Denoth - P. Maestrini - B. Pellegrini; *Modulo sequenziale con memoria a diodi tunnel*, in «Rendiconti della LXVII Riunione annuale della Associazione elettrotecnica ed elettronica italiana [1966]», III, Milano 1967, mem. n. 98, in coll. con F. Denoth).

È di questi anni anche l'interesse del G. per studi di bioingegneria concernenti l'analisi dell'attività nervosa (*Un sistema automatico per l'analisi dell'attività nervosa*, in «Alta Frequenza», XXXII [1963], pp. 639-644, in coll. con G. Gestri; *Equipment for analysis of information transmitted by nerve fibers of the retina*, in *15th Annual Conference on engineering in medicine and biology* (Chicago 4-7 nov. 1962), in coll. con G. Gestri).

Nel 1962 il G. divenne direttore del CSCE, di cui curò, insieme con A. Faedo e M. Conversi, la trasformazione in organo di ricerca del Consiglio nazionale delle ricerche, in seguito denominato Istituto di elaborazione dell'informazione (IEI). Dall'anno accademico 1961-62 il G. iniziò la sua attività di docente universitario, come professore incaricato di macchine calcolatrici aritmetiche presso la facoltà di ingegneria dell'Università di Pisa; nel 1964 conseguì la libera docenza in commutazione e calcolatori elettronici. Alla fine degli anni Sessanta fece parte del gruppo che definì lo statuto del primo corso di laurea italiano in scienze dell'informazione, istituito a Pisa nel 1969.

Un altro settore in cui il G. fu attivo, dopo l'esperienza della CEP, fu quello della microprogrammazione, area in cui ottenne risultati molto significativi per lo sviluppo e il perfezionamento che seppe dare al settore e per la formalizzazione che conferì alla microprogrammazione basandosi su concetti tipici della scienza informatica: *Microprogrammed control for computing system*, in *Institution of radio engineers, Transactions on electronic computers*, EC-12 (1963), pp. 733-747; *Equivalent models and comparison of microprogrammed systems* (lezione tenuta all'International advanced summer school on microprogramming, a Saint-Raphael, in Francia), in *IEI International report*, 1971, n. 3, in coll. con G.F. Casaglia - M. Vanneschi; *Maximum computation speed of microprogrammed systems*, in *Proceedings of the International computation symposium*, Venezia 1972, pp. 91-99, in coll. con G.F. Casaglia - M. Vanneschi; *Equivalent microprogrammed systems*, in *Proceedings of the Third International Seminar on applied aspects of*

automata theory, Varna 1975, pp. 622-648, in coll. con M. Vanneschi.

Tra i primi anni Sessanta e i primi anni Settanta il G. sviluppò un'approfondita attività di ricerca sui circuiti sequenziali, tale da inserirlo ai massimi livelli internazionali nel settore, e caratterizzata da rigore metodologico e attenzione a aspetti realizzativi e applicativi. Lo stimolo per tale ricerca venne, ancora una volta, dall'esperienza maturata negli anni della CEP, in cui si era resa chiara l'esigenza di un modello astratto dei circuiti che si vogliono realizzare nel progetto di un elaboratore e della definizione formale di un procedimento di sintesi per la realizzazione fisica dei circuiti stessi (*La sintesi delle macchine elettroniche a stati finiti*, in «Il Nuovo Cimento», III [1965], Suppl., pp. 551-567; *Sintesi e Struttura dei circuiti sequenziali con ingresso impulsivo*, in «Rendiconti della LXVII riunione annuale dell'Associazione elettrotecnica ed elettronica italiana», III, Milano 1967, mem. n. 83; *Una biblioteca di sottoprogrammi per lo studio e la sintesi di reti di commutazione*, ibid., mem. n. 72, in coll. con A. Grasselli; *Sintesi formale di un'unità di calcolo*, ibid., mem. n. 36, in coll. con V. Casarosa; *Hazards in pulse input sequential circuits*, in «Alta Frequenza», XXXV [1966], pp. 144 S.; *Sequential circuits realizations with pulse input fundamental mode sequential circuits*, in «Calcolo», III [1966], pp. 493-539; *Les aLeas dans les circuits séquentiels commandés par impulsion*, in «Algèbre de Boole et machines logiques», a cura di J. Kuntzmann - P. Nastin, Paris 1967, pp. 213-245; *Réalisation de systèmes séquentiels à l'aide de circuits à mode fondamental et entrées impulsionsnelles*, ibid., pp. 170-212; *State assignment for reducing the number of delay elements in sequential machines*, in «Information and control», X [1967], pp. 223-256, in coll. con G. Gestri; *Decomposition of synchronous sequential machines into one synchronous and one asynchronous submachines driving a synchronous one*, ibid., XI [1967], pp. 568-591, in coll. con G. Gestri; *The synthesis of pulse input sequential circuits self concurrently operating*, in *Network and switching theory*, a cura di G. Biorci, New York-London 1968, pp. 593-634; *Decomposition of synchronous machines into an asynchronous submachine driving a synchronous one*, in «Information and control», XII [1968], pp. 538-547, in coll. con G. Gestri; *Clocked sequential systems*, in *Atti del X Congresso internazionale dell'automazione e strumentazione*, Milano 1968, pp. 209-226; *Sequential machines with less delay elements than feedback paths*, in *Institute of electric and electronic engineering [IEEE] Transactions on computers*, 1969, C-18, pp. 132-144, in coll. con G. Gestri; *L'automazione nel progetto di sistemi logici*, in «Alta Frequenza», XXXIX [1970], pp. 283-288; *A universal state assignment method for pulse input asynchronous sequential circuits*, in «IEEE Transactions on computers», 1971, C-20, pp. 436-442, in coll. con G. Frosini; *Pulse input asynchronous sequential circuits*, ibid., in coll. con G. Frosini; *A universal STT state assignment for pulse input asynchronous sequential circuits*, ibid., pp. 856-861, in coll. con G. Frosini; *Minimizing the number of internal states in incompletely specified pulse input asynchronous sequential machines*, in *Theory of machines and computations*, a cura di Z. Kohavi - A. Pas, New York-London 1971, pp. 395-407, in coll. con G. Frosini; *Master-slave realization of asynchronous sequential circuits*, in *Proceedings of the International Seminar on applied aspects of the automata theory*, I, Varna 1971, pp. 214-237; *Synthesis of asynchronous sequential circuits with master-slave subcircuits*, in *Proceedings of the 12th IEEE Annual Symposium on switching and automata theory*, East Lansing, MI, 1971, pp. 60-78, in coll. G. Frosini; *Synchronous and asynchronous procedures for the synthesis of master-slave circuits*, in «IEEE Transactions on computers», 1976, C-25, pp. 1179-1184, in coll. con G. Frosini).

Come notevole estensione della ricerca sulle reti sequenziali si collocano gli studi in cui il G. si propose di rivisitare in senso critico le metodologie di progetto dei sistemi hardware, cercando di ricondurli prevalentemente a problemi di descrizione e sintesi di reti sequenziali: *Digital system design automation. A method for designing a digital system as a sequential network*, in «IEEE Transactions on computers», 1968, C-17, pp. 1044-1061; *A special purpose computer for the synthesis of switching functions and the analysis of their statistical properties*, in «Alta Frequenza», XXXVIII [1969], pp. 585-594, in coll. con L. Gilli - P. Mestrini - A.R. Meo; *TOPI A special purpose computer for Boolean analysis and synthesis*, in *Actes du Colloque international. Systèmes logiques: conception et application*, Bruxelles 1969, I, pp. 26-48, in coll. L. Gilli - P. Maestrini - A.R. Meo; *TOPI A special purpose computer for Boolean analysis and synthesis*, in «IEEE Transactions on computers», 1971, C-20, pp. 837-842, in coll. con i medesimi; *A multi-purpose interpolator for numerically controlled machine tools*, in *Actes du Colloque international. Systèmes logiques...*, I, pp. 335-348, in coll. con V. Casarosa - G. Frosini - P. Maestrini - P. Piram; *Progetto di un elaboratore speciale per il controllo numerico continuo di macchine utensili*, in *Sistemi per il comando numerico continuo*, I, Roma 1970, pp. 1-92, in coll. con V. Casarosa - G. Frosini - P. Mestrini - P. Piram).

Nel 1971 il G. risultò vincitore del concorso per la prima cattedra di discipline informatiche bandito dall'Università di Pisa sui sistemi per l'elaborazione dell'informazione. Trasferitosi nel nuovo corso di laurea, ricoprì dal 1972 al 1973 la carica di coordinatore didattico e di direttore dell'istituto di informatica. Negli anni accademici dal 1973 al 1975 fu preside della facoltà di scienze matematiche, fisiche e naturali. L'insegnamento fu costantemente per il G. di somma importanza, settore di attività prioritario rispetto ad altri; il vasto materiale didattico usato nel corso di numerosi anni di insegnamento è raccolto nell'opera *La logica dei sistemi di elaborazione*, Roma 1987.

Negli anni Ottanta il G. indirizzò la sua ricerca verso temi di maggiore impatto sociale, come l'influenza dell'evoluzione tecnologica sullo sviluppo del paese e del mondo del lavoro o come le applicazioni dell'informatica nei processi produttivi e nella pubblica amministrazione (*Le politiche dell'informatica*, Roma 1991). Iscritto al Partito comunista italiano fin dal 1953, venne eletto membro del comitato centrale del partito nel 1979, in occasione del XV congresso nazionale.

Il G. fu insignito nel 1986 dell'onorificenza del Cherubino, conferitagli dall'Università di Pisa. Nell'ambito del Consiglio nazionale delle ricerche fu membro della commissione generale per l'informatica e del comitato ordinatore e scientifico del progetto finalizzato informatica.

Il G. morì a Roma il 4 giugno 1987.

Fonti e bibl.: Università di Pisa, Archivio del rettorato, Estratto del processo verbale della seduta del Senato accademico, deliberazione n. 57, seduta del 13 genn. 1986, ordine del giorno n. II «Ordine del Cherubino, Proposte di conferimento»; *L'opera scientifica di G.B. G.*, Pisa 1987; A.R. MEO, *Ricordo di Titta G.*, in «Sapere», giugno 1988, pp. 49-52; *Le politiche dell'informatica*, Roma 1991, pp. 173-180.

G. Maltese

Da: Dizionario biografico degli Italiani, Istituto della Enciclopedia Italiana, Roma 1960-.